Nowa architektura tranzystorów

6 czerwca 2017

Badacze z IBM-a, GlobalFoundries i Samsunga stworzyli nową architekturę tranzystorów, dzięki której Prawo Moore'a będzie obowiązywało jeszcze przez lata. Jakby jeszcze tego było mało, nie wykorzystali przy tym ani węglowych nanorurek, ani żadnego innego teoretycznego rozwiązania, ale przystosowali już używane procesy produkcyjne i materiały.

Przemysł półprzewodnikowy od dziesięcioleci tworzy coraz mniejsze podzespoły. Dzięki temu na pojedynczym układzie scalonym możemy umieścić coraz więcej tranzystorów, co przekłada się na coraz większą moc obliczeniową układu, coraz lepszy stosunek mocy do zużywanej energii oraz coraz niższa cenę.

Ostatni duży postęp technologiczny w przemyśle półprzewodnikowym miał miejsce w 2009 roku, gdy zaprezentowano nową architekturę tranzystorów o nazwie FinFET. Produkcja tego typu tranzystorów rozpoczęła się w roku 2012, umożliwiając przejście do 22-nanometrowego procesu produkcyjnego. FinFET był rewolucją, gdyż pozwolił na pierwszą od dziesięcioleci znaczącą zmianę struktury tranzystorów, pozwalając na wykorzystanie architektury 3D w miejsce dotychczas stosowanego systemu 2D. „Struktura FinFET to pojedynczy kwadrat, którego trzy boki są pokryte bramkami", mówi Mukesh Khare, wiceprezes ds. badań nad półprzewodnikami w IBM-ie.

Od tego czasu upłynęło jednak 5 lat i FinFET dochodzi do kresu swoich możliwości. Obecnie wykorzystuje się ją w procesie 10-nanometrowym i powinna wystarczyć do procesu 7-nanometrowego. „Jeśli nadal chcemy zmniejszać procesory i być pewnymi, że będą one działały, to około 5 nanometrów musimy przejść do innej architektury procesora" – mówi Dan Hutcheson, dyrektor

firmy VLSI Research, która specjalizuje się w badaniach nad wytwarzaniem półprzewodników.

Wynalazek IBM-a, GlobalFoundries i Samsunga nadszedł w samą porę. Innowacja polega na zmianie struktury FinFET z wertykalnej na horyzontalną, dzięki czemu powstaje czwarta bramka. „Możemy wyobrazić sobie to jako FinFET obrócone na bok i ułożone jedno na drugim" – stwierdza Khare. Jeśli zaś chodzi o skalę, to mamy tutaj gigantyczny postęp. W nowej architekturze sygnał elektryczny przechodzi przez przełącznik, którego szerokość wynosi 2-3 szerokości nici DNA.

„To wielki postęp. Jeśli możemy zmniejszyć tranzystory, upakujemy więcej tranzystorów na tej samej powierzchni, a więc uzyskamy więcej mocy obliczeniowej z tej samej powierzchni", mówi Hutcheson. W przypadku nowej architektury oznacza to, że o ile w 7-nanometrowym procesie upakujemy na podstawce 20 miliardów tranzystorów, to przy procesie 5-nanometrowym na tej samej podstawce zmieści się ich 30 miliardów. Eksperci z IBM-a obliczają, że pozwoli to albo na uzyskanie o 40 procent większej wydajności przy tym samym zużyciu energii, albo na zmniejszenie zużycia energii o 75% przy tej samej mocy obliczeniowej układu.

Procesory z nową architekturą tranzystorów trafią na rynek nie wcześniej niż w roku 2019. Jednak to idealna pora. Mniej więcej wtedy bowiem pojawi się potrzeba przejścia na jeszcze mniejszy proces technologiczny, pozwalający na dokonanie kolejnego postępu w wielu dziedzinach, od rozwoju sieci 5G, poprzez autonomiczne samochody po sztuczną inteligencję. „To wszystko jest w wysokim stopniu uzależnione od coraz większych mocy obliczeniowych. Możemy je uzyskać tylko z tego typu technologii. Bez nich się zatrzymamy", dodaje Hutcheson.

Autorstwo: Mariusz Błoński
Na podstawie: IBM.com
Źródło: KopalniaWiedzy.pl